

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-81013

(43) 公開日 平成10年(1998) 3月31日

(51) Int.Cl.<sup>6</sup>

B 4 1 J 2/045  
2/055  
2/205

識別記号

庁内整理番号

F I

B 4 1 J 3/04

技術表示箇所

1 0 3 A  
1 0 3 X

審査請求 未請求 請求項の数 8 O L (全 16 頁)

(21) 出願番号

特願平8-237656

(22) 出願日

平成 8 年(1996) 9 月 9 日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿 2 丁目 4 番 1 号

(72) 発明者 田村 登

長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

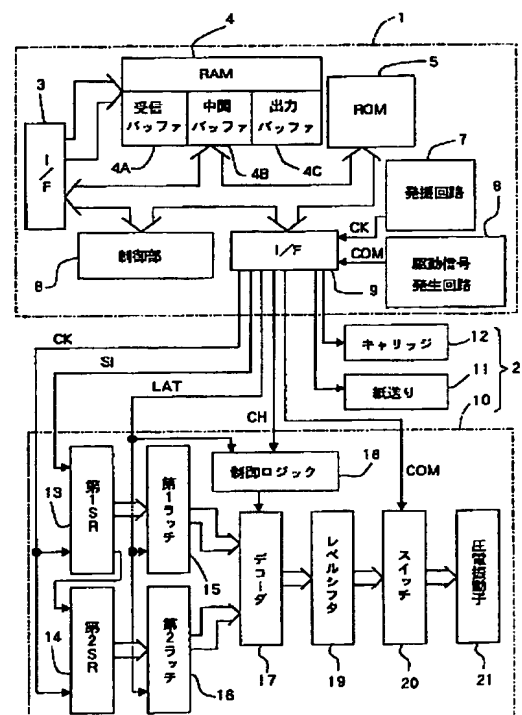
(74) 代理人 弁理士 鈴木 喜三郎 (外 2 名)

(54) 【発明の名称】 インクジェット式プリントヘッド及び該プリントヘッドを用いたインクジェット式プリンタ

(57) 【要約】

【課題】 記録紙上の記録ドット径を可変に制御して、印刷時間を低下させることなく高品位の階調印刷を実現しつつ、プリンタコントローラからプリントヘッドに対するデータ転送量を低減すること。

【解決手段】 駆動信号発生回路 8 は、第 1 パルス、第 2 パルス、第 3 パルス及び第 4 パルスの合計 4 つの駆動パルスから単一の駆動信号を生成する。一印刷周期内で、各駆動パルスのいずれか一つまたは複数を選択することにより、同一のノズルから異なるインク滴が吐出される。プリンタコントローラ 1 からの階調データは 2 ビットに圧縮されている。階調データは、プリントヘッド 10 内のデコーダ 17 及び制御ロジック 18 によって 4 ビットの印字データに翻訳される。従って、プリントヘッド 10 へのデータ転送量を減少させることができる。



(2)

1

## 【特許請求の範囲】

【請求項 1】 入力された階調データに基づいて複数のノズルのそれぞれに対応して設けられた圧力発生素子を作動させることにより、前記各ノズルからインク滴を吐出させるインクジェット式プリントヘッドであって、入力された複数の駆動パルスを含んでなる駆動信号を前記圧力発生素子に供給するスイッチ手段と、入力された前記階調データを記憶する記憶手段と、前記階調データを、前記各駆動パルスにそれぞれ対応して設けられたパルス選択信号からなる印字データに翻訳する翻訳手段とを備え、前記印字データに基づいて、前記各駆動パルスのうちいずれか一つまたは複数の駆動パルスを前記圧力発生素子に対して一印刷周期内で選択的に入力させることを特徴とするインクジェット式プリントヘッド。

【請求項 2】 前記翻訳手段は、前記各駆動パルスの発生タイミングを検出するタイミング検出信号に基づいて、前記階調データを前記印字データに翻訳することを特徴とする請求項 1 に記載のインクジェット式プリントヘッド。

【請求項 3】 前記記憶手段は、前記階調データの桁数に応じた記憶回路を有し、該各記憶回路に前記階調データの各桁毎のデータをそれぞれ分けて記憶することを特徴とする請求項 1 または請求項 2 に記載のインクジェット式プリントヘッド。

【請求項 4】 前記各記憶回路には、前記階調データの各桁毎のデータがそれぞれ独立に入力されることを特徴とする請求項 3 に記載のインクジェット式プリントヘッド。

【請求項 5】 前記記憶回路は、シリアル入力された前記階調データの各桁毎のデータをパラレル信号に変換するシリアル／パラレル変換手段と、入力されたラッチ信号によって前記パラレル信号をラッチするラッチ手段とから構成したことを特徴とする請求項 3 または請求項 4 に記載のインクジェット式プリントヘッド。

【請求項 6】 前記駆動信号は、第 1 のインク滴を吐出させるための第 1 の駆動パルスと、前記第 1 のインク滴よりも少量の第 2 のインク滴を吐出させるための第 2 の駆動パルスと、前記第 1 のインク滴と同量の第 3 のインク滴を吐出させるための第 3 の駆動パルスとを含んで構成されていることを特徴とする請求項 1 ～請求項 5 のいずれかに記載のインクジェット式プリントヘッド。

【請求項 7】 前記圧力発生素子は、圧電振動子であることを特徴とする請求項 1 ～請求項 6 のいずれかに記載のインクジェット式プリントヘッド。

【請求項 8】 複数のノズルのそれぞれに対応して設けられた圧電振動子を作動させることにより前記各ノズルからインク滴を吐出させるインクジェット式プリントヘッドと、該プリントヘッドに必要な信号を与えることにより作動を制御するプリンタ制御手段とを備えたインク

2

ジェット式プリンタにおいて、

前記プリンタ制御手段は、複数の駆動パルスからなる駆動信号を発生させる駆動信号発生手段を含んで構成し、前記プリントヘッドは、

入力された階調データを該階調データの各桁毎のデータに分けてそれぞれ記憶する記憶手段と、

前記各駆動パルスの発生タイミングを検出するタイミング検出信号に基づいて、前記階調データを前記各駆動パルスにそれぞれ対応して設けられたパルス選択信号からなる印字データに翻訳する翻訳手段と、

前記印字データに基づいて、前記各駆動パルスのうちいずれか一つまたは複数の駆動パルスを前記圧電振動子に対して一印刷周期内で選択的に入力させるスイッチ手段とを含んで構成したことを特徴とするインクジェット式プリンタ。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、同一のノズルから異なる大きさのインク滴を吐出することができるインクジェット式プリントヘッド及び該プリントヘッドを用いたインクジェット式プリンタに関し、特に、一印刷周期中に複数のインク滴を吐出可能なインクジェット式プリントヘッド及び該プリントヘッドを用いたインクジェット式プリンタに関する。

## 【0002】

【従来の技術】インクジェット式のプリンタは、副走査方向（垂直方向）に多数のノズルを備えたプリントヘッドを有しており、このプリントヘッドをキャリッジ機構によって主走査方向（水平方向）に移動させ、所定の紙送りを行うことで所望の印刷結果を得るものである。ホストコンピュータから入力された印刷データを展開してなるドットパターンデータに基づいて、プリントヘッドの各ノズルからインク滴がそれぞれ所定のタイミングで吐出され、これらの各インク滴が記録紙等の印刷記憶媒体に着弾し付着することにより、印刷が行われる。このようにインクジェット式のプリンタは、インク滴を吐出するかしないか、つまりドットのオンオフ制御を行うものであるため、このままでは灰色等の中間階調を印刷出力することができない。

【0003】そこで、従来より、例えば、1つの画素を4×4、8×8等の複数のドットで表現することによって中間階調を実現する方法が採用されている。4×4のドットマトリクスで1つの画素を表現すれば、16階調（全白を含めると17階調）で濃淡を表すことができる。画素の分解能を上げれば、より細やかに階調表現を行うことができる。しかし、記録ドット径を変えずに階調を上げると実質的な解像度は低下する。また、記録紙上の記録ドット径が大きいと、低濃度領域の粒状性が目立つようになる。従って、インク滴の重量を少なくして記録ドット径を小さくする必要がある。

(3)

3

【0004】例えば、特開昭55-17589号公報等に記載されているように、インクを収容した圧力室を膨張させてから収縮させるといふ、いわゆる「引き打ち」を行うことによって、吐出するインク滴の重量を少なくし、記録ドット径を小さくすることが可能である。

【0005】記録ドット径が小さくなれば、低濃度領域での粒状性が目立たず印刷品質を高めることができるが、印刷速度が大幅に低下する。例えば、通常の記録ドット径の半分にした小径のドットを用いる場合は、通常の記録ドット径を用いた場合の4倍の印刷時間を要する。印刷速度の低下を防止するためには、インク滴を吐出する駆動周波数を4倍に高めるか、あるいはノズル数を4倍に増やせばよいが、いずれも容易ではない。

【0006】そこで、同一のノズルから異なる重量のインク滴を吐出させ階調記憶を可能とする技術も提案されている（例えば、特公平4-15735号公報、米国特許第5,285,215号明細書）。かかる技術では、複数のパルス信号を加えることによって微少なインク滴を複数発生させ、記録紙上に着弾する前に、これら複数の微少インク滴を合体させて大きなインク滴を生成するようにしている。

【0007】

【発明が解決しようとする課題】前記公報に記載の従来技術によれば、微少なインク滴と大きなインク滴とを吐出可能であるが、記録紙着弾前にインク滴を合体させるのは難しい。また、記録紙に着弾する前に微少なインク滴を合体させる必要があるため、記録ドット径の可変範囲も狭いという問題がある。

【0008】本発明は、上記のような種々の課題に鑑みなされたものであり、その目的は、印刷速度を低下させることなく同一ノズルからインク重量の異なる複数のインク滴を吐出できるようにしたインクジェット式プリントヘッド及び該プリントヘッドを用いたインクジェット式プリンタを提供することにある。本発明のより具体的な目的は、プリントヘッドに入力される階調データの転送量及びプリントヘッドとプリンタ本体との間の信号線数を低減しつつ、一印刷周期中に複数のインク滴を複数吐出可能なインクジェット式プリントヘッド及び該プリントヘッドを用いたインクジェット式プリンタを提供することにある。

【0009】

【課題を解決するための手段】上記目的達成のため、本発明に係るインクジェット式プリントヘッドは、一印刷周期毎に出力される駆動信号を複数の駆動パルスから構成し、各駆動パルスにそれぞれ対応したパルス選択信号を含んでなる印字データによって、各駆動パルスのうちいずれか一つまたは複数の駆動パルスを選択すると共に、プリントヘッド内部で階調データを前記印字データに翻訳するようにしている。

【0010】即ち、請求項1に係る発明では、入力され

4

た複数の駆動パルスを含んでなる駆動信号を圧力発生素子に供給するスイッチ手段と、入力された階調データを記憶する記憶手段と、前記階調データを、前記各駆動パルスにそれぞれ対応して設けられたパルス選択信号からなる印字データに翻訳する翻訳手段とを備え、前記印字データに基づいて、前記各駆動パルスのうちいずれか一つまたは複数の駆動パルスを前記圧力発生素子に対して一印刷周期内で選択的に入力させることを特徴としている。

10 【0011】ある駆動パルスがパルス選択信号によって選択されると、この駆動パルスはスイッチ手段を介して圧力発生素子に入力される。そして、圧力発生素子は駆動パルスに応じた圧力変化を引き起こすため、この圧力変化に応じたインク量のインク滴が吐出される。従って、一の駆動パルスを選択すれば一印刷周期で一のインク滴が吐出され、複数の駆動パルスを選択すれば一印刷周期で複数のインク滴が吐出される。これにより、記録紙等の印刷記憶媒体上に着弾するインク量を調整して、記録ドット径を可変に制御することができる。また、翻訳手段によって、階調データはプリントヘッド内部で印字データに翻訳されるため、プリントヘッドに対する階調データの転送量を低減することができる。従って、階調データの転送クロックの周波数を小さくすることができ

【0012】請求項2に係る発明では、翻訳手段は、前記各駆動パルスの発生タイミングを検出するタイミング検出信号に基づいて、前記階調データを前記印字データに翻訳することを特徴としている。

30 【0013】タイミング検出信号に基づいて階調データを印字データに翻訳すれば、所望の駆動パルスの発生に応じて圧力発生素子を駆動させることができる。

【0014】請求項4に係る発明では、記憶手段を構成する各記憶回路には、前記階調データの各桁毎のデータがそれぞれ独立に入力されることを特徴としている。

【0015】これにより、並列的に階調データを記憶手段に転送できるため、記憶手段に対する階調データの転送速度を高めることができる。

40 【0016】本発明の好ましい態様である請求項6に係る発明では、駆動信号は、第1のインク滴を吐出させるための第1の駆動パルスと、前記第1のインク滴よりも少量の第2のインク滴を吐出させるための第2の駆動パルスと、前記第1のインク滴と同量の第3のインク滴を吐出させるための第3の駆動パルスとを含んで構成されていることを特徴としている。

50 【0017】これによれば、一印刷周期毎に出力される駆動信号は、同量のインク滴を吐出する第1の駆動パルス及び第3の駆動パルスと、少量のインク滴を吐出する第2の駆動パルスとの合計3つの駆動パルスから構成される。従って、これら第1、第2、第3のインク滴の組み合わせにより記録ドット径を可変に制御することがで

(4)

5

きる。

【0018】

【発明の実施の形態】以下、図面に基づいて本発明の実施の形態について詳細に説明する。

【0019】1. 第1の実施の形態

まず、図1は、本発明の第1の実施の形態が適用されるインクジェット式プリンタの機能ブロック図である。

【0020】1-1 全体構成

インクジェット式プリンタは、「プリンタ制御手段」としてのプリンタコントローラ1とプリントエンジン2とから構成されている。プリンタコントローラ1は、図外のホストコンピュータ等からの印刷データ等を受信するインターフェース（以下「I/F」という）3と、各種データの記憶等を行うRAM4と、各種データ処理のためのルーチン等を記憶したROM5と、CPU等からなる制御部6と、発振回路7と、後述のプリントヘッド10への駆動信号を発生させる「駆動信号発生手段」としての駆動信号発生回路8と、ドットパターンデータ（ビットマップデータ）に展開された印字データ及び駆動信号等をプリントエンジン2に送信するためのI/F9とを備えている。

【0021】I/F3は、例えばキャラクタコード、グラフィック関数、イメージデータのいずれか1つのデータまたは複数のデータからなる印刷データをホストコンピュータ等から受信する。また、I/F3は、ホストコンピュータに対してビジー信号（BUSY）やアクノレッジ信号（ACK）等を出力することができる。

【0022】RAM4は、受信バッファ4A、中間バッファ4B、出力バッファ4C及びワークメモリ（図示せず）等として利用されるものである。受信バッファ4Aには、I/F3が受信したホストコンピュータからの印刷データが一時的に記憶される。中間バッファ4Bには、制御部6によって中間コードに変換された中間コードデータが記憶される。出力バッファ4Cには、ドットパターンデータが展開される。ROM5は、制御部6によって実行される各種制御ルーチンとフォントデータ及びグラフィック関数、各種手続き等を記憶している。

【0023】制御部6は、受信バッファ4A内の印刷データを読み出して中間コードに変換し、この中間コードデータを中間バッファ4Bに記憶する。次に、制御部6は、中間バッファ4Bから読み出した中間コードデータを解析し、ROM5内のフォントデータ及びグラフィック関数等を参照して中間コードデータをドットパターンデータに展開する。この展開されたドットパターンデータは、必要な装飾処理が行われた後、出力バッファ4Cに記憶される。

【0024】プリントヘッド10の1行分に相当するドットパターンデータが得られると、この1行分のドットパターンデータは、I/F9を介してプリントヘッド10にシリアル伝送される。出力バッファ4Cから1行分

6

のドットパターンデータが出力されると、中間バッファ4Bの内容が消去されて、次の中間コード変換が行われる。ここで、ドットパターンデータに展開された出力バッファ4C内のデータは、後述するように、各ノズル毎の階調データとして、例えば2ビットで構成されている。

【0025】また、駆動信号発生回路8は、後述する図4に示すように、複数の駆動パルスから構成された単一の駆動信号を発生させるようになっている。

10 【0026】プリントエンジン2は、プリントヘッド10と、紙送り機構（図中「紙送り」と略記）11と、キャリッジ機構（図中「キャリッジ」と略記）12とを備えている。紙送り機構11は、紙送りモータ及び紙送りローラ等からなり、記録紙等の印刷記憶媒体を順次送りだして副走査を行うものである。キャリッジ機構12は、プリントヘッド10を搭載するキャリッジと、該キャリッジをタイミングベルト等を介して走行させるキャリッジモータ等からなり、プリントヘッド10を主走査させるものである。

20 【0027】プリントヘッド10は、副走査方向に例えば64個等の多数のノズルを有し、所定のタイミングで各ノズルからインク滴を吐出させるものである。プリントコントローラ1からの階調データ（SI）は、発振回路7からのクロック信号（CK）に同期して、I/F9から「シリアル/パラレル変換手段」としての第1シフトレジスタ（図中では「SR」と示す）13及び第2シフトレジスタ14にシリアル伝送される。後述のように、階調データの最上位ビット（MSB）のデータが第2シフトレジスタ14に入力され、最下位ビット（LSB）のデータが第1シフトレジスタ13に入力される。

30 【0028】各シフトレジスタ13、14には、「ラッチ手段」としての第1ラッチ回路15、第2ラッチ回路16がそれぞれ接続されている。そして、プリンタコントローラ1からのラッチ信号（LAT）が各ラッチ回路15、16に入力されると、該各ラッチ回路15、16は、各シフトレジスタ13、14によってパラレル変換された階調データをそれぞれラッチする。従って、第1ラッチ回路15には階調データの最下位ビットのデータがラッチされ、第2ラッチ回路16には階調データの最上位ビットがラッチされる。ここで、第1シフトレジスタ13と第1ラッチ回路15、第2シフトレジスタ14と第2ラッチ回路16が、それぞれ「記憶回路」を構成し、これら2個の記憶回路によって「記憶手段」が構成されている。

40 【0029】各ラッチ回路15、16でラッチされた階調データは、デコーダ17に入力される。このデコーダ17は、制御ロジック18からの信号によって、2ビットの階調データを4ビットの印字データに翻訳する。従って、デコーダ17及び制御ロジック18によって「翻訳手段」が構成される。なお、デコーダ17及び制御ロ

50

(5)

7

ジック18の好ましい幾つかの具体的態様については後述する。

【0030】デコーダ17等によって翻訳された印字データは、電圧増幅器たるレベルシフタ19によって、スイッチ回路20を駆動できる電圧、例えば数十ボルト程度の所定の電圧値まで昇圧される。所定の電圧値まで昇圧された印字データは、「スイッチ手段」としてのスイッチ回路20に与えられる。スイッチ回路20の入力側には、駆動信号発生回路8からの駆動信号(COM)が印加されており、スイッチ回路20の出力側には、「圧力発生素子」としての圧電振動子21が接続されている。

【0031】印字データは、スイッチ回路20の作動を制御する。例えば、スイッチ回路20に加わる印字データが「1」である期間中は、駆動信号が圧電振動子21に印加され、この駆動信号に応じて圧電振動子は伸縮を行う。一方、スイッチ回路20に加わる印字データが「0」の期間中は、圧電振動子21への駆動信号の供給が遮断される。

【0032】1-2 プリントヘッドの具体的構成  
プリントヘッド10の構成を具体的に示したのが図2の回路図である。なお、図2中では、制御ロジック18及びレベルシフタ19は省略されている。図1中の各シフトレジスタ13、14と、各ラッチ回路15、16と、デコーダ17と、スイッチ回路20及び圧電振動子21は、それぞれプリントヘッド10の各ノズルに対応した素子13A~13N、14A~14N、15A~15N、16A~16N、17A~17N、20A~20N、21A~21Nから構成されている。プリンタコントローラ1からの階調データは、例えば(10)、(01)等の如く、各ノズル毎に、最上位のビット1から最下位のビット0までの合計2ビットデータで構成されている。そして、全てのノズルについてのビット0のデータが第1シフトレジスタ13A~13Nに入力され、全てのノズルについてのビット1のデータが第2シフトレジスタ14A~14Nに入力される。

【0033】各シフトレジスタ13A~13N、14A~14Nに入力された各ノズル毎の階調データは、各ラッチ回路15A~15N、16A~16Nにラッチされて、デコーダ17A~17Nに入力される。デコーダ17A~17Nは、制御ロジック18からの信号に基づいて、2ビットの階調データを4ビットの印字データに翻訳する。

【0034】そして、例えばアナログスイッチとして構成される各スイッチ素子20A~20Nに加わるビットデータが「1」の場合は、駆動信号(COM)が圧電振動子21A~21Nに直接印加され、各圧電振動子21A~21Nは駆動信号の信号波形に応じて変位する。逆に、各スイッチ素子20A~20Nに加わるビットデータが「0」の場合は、各圧電振動子21A~21Nへの

8

駆動信号が遮断され、各圧電振動子21A~21Nは直前の電荷を保持する。

【0035】1-3 プリントヘッドの機械的構成の一例

図3は、プリントヘッド10の機械的構造の一例を示している。基板ユニット31は、ノズル穴32Aが形成されたノズルプレート32とアイランド部33Aが形成された振動板33とによって流路形成板34を挟持することにより、構成されている。流路形成板34には、インク室35、インク供給口36及び圧力発生室37が形成されている。

【0036】基台38には収容室39が形成されており、収容室39内には圧電振動子21(正確には圧電振動子21A~21Nのいずれか)が取り付けられている。圧電振動子21は、その先端が振動板33のアイランド部33Aに当接するように、固定基板40を介して固定されている。ここで、圧電振動子21には、例えば縦振動横効果のPZTが用いられ、充電されると収縮し、放電すると伸長するようになっている。圧電振動子21への充放電はリード線41を介して行われる。

【0037】なお、圧電振動子21は、縦振動横効果のPZTに限らず、たわみ振動型のPZTでもよい。また、圧力発生素子としては、圧電振動子に限らず、例えば磁歪素子等の他の素子を用いてもよい。また、ヒータ等の熱源によってインクを加熱させ、加熱により生じた気泡によって圧力を変化させる構成でもよい。要するに、外部から与えられる信号に応じて、圧力発生室37内に圧力変動を生じさせる素子であれば用いることができる。

【0038】圧電振動子21を充電すると、圧電振動子21が収縮して圧力発生室37が膨張し、圧力発生室37内の圧力が低下してインク室35から圧力発生室37内にインクが流入する。圧電振動子21を放電させると、圧電振動子21が伸長して圧力発生室37が縮小し、圧力発生室37内の圧力が上昇して圧力発生室37内のインクがノズル穴32Aを介して外部に吐出される。

【0039】1-4 各駆動パルスと階調表現の関係次に、駆動信号と吐出されるインク滴及び階調表現方法について図4を参照しつつ説明する。図4には、駆動信号の波形と吐出されるインク滴の大小関係とが示されていると共に、駆動信号を用いた階調表現の方法が示されている。駆動信号発生回路8が発生させる駆動信号は、「第1の駆動パルス」としての第1パルスと、「第2の駆動パルス」としての第2パルスと、「第3の駆動パルス」としての第3パルスと、「第4の駆動パルス」としての第4パルスとの合計4つの駆動パルスから構成されている。

【0040】ここで、第1パルス及び第3パルスは、同一のパルス形状を有し、例えば約10ngの中程度のイ

(6)

9

ンク滴を吐出するためのものである。この第1パルス、第3パルスによって得られるドット径は、中程度の大きさになるため、これら第1パルス及び第3パルスを「中ドットパルス」として表現することもできる。第2パルスは、第1パルスと第3パルスとの間に位置しており、例えば約2 ngの小さいインク滴を吐出させるためのものである。この第2パルスによって小さいドット径が得られるため、第2パルスを「小ドットパルス」として表現することもできる。第3パルスと第1パルスとの間に位置する第4パルスは、ノズル穴32A付近のインクを微振動させてインクの粘度の増大を防止するためのものであり、この第4パルスによってインク滴は吐出されない。第4パルスは「微振動パルス」として表現可能である。

#### 【0041】1-5 各駆動パルスの詳細

次に、駆動信号を構成する各パルスについて、図4中に示す如く、各パルスの各部分に付したP11、P21等の符号を参照しつつ説明する。なお、中ドットを形成するための第1パルス及び第3パルスは同一形状なので、第1パルスのみを説明し、第3パルスの説明は省略する。

【0042】まず、第1パルスは、図4中に示すように、その電圧値が中間電位 $V_m$ からスタートし(P11)、中間電位 $V_m$ から所定の電圧勾配 $\theta_{CM}$ で「第1の最大電位」としての最大電位 $V_P$ まで上昇し(P12)、最大電位 $V_P$ を所定時間だけ維持する(P13)。次に、第1パルスの電圧値は、最大電位 $V_P$ から所定の電圧勾配 $\theta_{DM}$ をもって最低電位 $V_L$ まで下降する(P14)。

【0043】ここで、充電時の電圧勾配 $\theta_{CM}$ よりも放電時の電圧勾配 $\theta_{DM}$ の方が大きくなるように設定されている。また、第1パルスの電圧値が最大電位 $V_P$ から最低電位 $V_L$ まで低下するのに要する時間は、圧電振動子21の固有振動周期 $T_A$ と略同一に設定されている。なお、最低電位 $V_L$ は、圧電振動子21の分極反転を防止するために、グラウンドレベル(0V)と同じか、あるいはプラス電位であることが好ましい。

【0044】そして、第1パルスの電圧値は、最低電位 $V_L$ を所定時間だけ保持した後(P15)、再び中間電位 $V_m$ まで上昇する(P16)。ここで、最大電位 $V_P$ からの電圧降下の開始から最低電位 $V_L$ の維持終了までの時間は、インクの固有周期(ヘルムホルツ周波数) $T_C$ と略同一に設定されている。

【0045】第2パルスの電圧値は、第1パルスと同様に中間電位 $V_m$ からスタートし(P21)、所定の電圧勾配 $\theta_{CS}$ で最大電位 $V_P$ まで上昇する(P22)。そして、最大電位 $V_P$ を所定時間だけ維持した後(P23)、所定の電圧勾配 $\theta_{DS}$ をもって中間電位 $V_m$ まで下降する(P24)。なお、第2パルスでは、充電時の電圧勾配 $\theta_{CS}$ の方が放電時の電圧勾配 $\theta_{DS}$ よりも大

10

きくなるように設定されている。

【0046】第3パルスは第1パルスと同一なので説明は省略するが、第1パルスと第3パルスとの間の時間周期は、印刷周期の半分となっている。即ち、後述のように記録紙上に大ドットを形成すべく第1パルス及び第3パルスを選択した場合に、中ドット相当のインク滴が時間的に等間隔で吐出されるようになっている。具体的には、例えば印刷周期を14.4 kHzとすると、中ドット相当のインク滴の吐出周期は28.8 kHzに設定される。また、第1パルスと第3パルスとの間の時間は、プリントヘッド10の最大駆動周期に設定されている。

【0047】第4パルスの電圧も、第1～第3パルスと同様に、中間電位 $V_m$ からスタートして(P41)、例えば「第2の最大電位」として表現可能な最大電位 $V_{PN}$ まで上昇する(P42)。そして、この最大電位 $V_{PN}$ を所定時間維持した後(P43)、中間電位 $V_m$ まで下降する。ここで、第4パルスはインク滴を吐出しない程度の微振動を与えるものであるから、第4パルスの最大電位 $V_{PN}$ は、第2パルスの最大電位 $V_{PS}$ よりも小さい。また、第4パルスの充電時の電圧勾配と放電時の電圧勾配とは略等しい。

#### 【0048】1-6 階調データの転送タイミングと印字データへの翻訳

次に、第1パルス(中ドット)、第2パルス(小ドット)、第3パルス(中ドット)、第4パルス(微振動)を一または複数選択して多階調表現する方法を、図4等を参照しつつ考える。

【0049】上述したように、デコーダ17からスイッチ回路20に加わる印字データのビットが「1」の期間中には、駆動信号が圧電振動子21に印加され、圧電振動子21は駆動信号の波形に応じて伸縮する。一方、印字データのビットが「0」の期間中には、圧電振動子21への駆動信号の供給が遮断され、圧電振動子21は直前の状態を保持する。従って、印字データのビットを第1～第4パルスの発生タイミングに同期させれば、第1～第4パルスのうちいずれか1つあるいは複数のパルスを選択することができる。

【0050】例えば、ドットを形成しない無ドットの場合(階調値1)、小ドットのみ形成する場合(階調値2)、1個の中ドットのみを形成する場合(階調値3)、2個の中ドットで大ドットを形成する場合(階調値4)の4パターンで記録紙上に記録ドットを形成すれば、4段階のドット階調を行うことができる。

【0051】なお、4階調の場合、階調値1を(00)、階調値2を(01)、階調値3を(10)、階調値4を(11)のように、各階調値を2ビットデータで表すことができる。このため、プリンタコントローラ1からプリントヘッド10に伝送される階調データは、この2ビットに圧縮されたデータとなっている。

【0052】インク滴を吐出しない無ドットの階調値1

(7)

11

の場合は、微振動を発生させるだけの第4パルスを押電振動子21に供給すればよい。従って、階調値1の場合は、スイッチ回路20に対して、第1～第3パルスの発生期間中は「0」を印加する一方、第4パルスの発生と同期させて「1」を印加すれば、第4パルスのみを押電振動子21に加えることができる。つまり、階調値1を示す2ビットのデータ(00)をデコーダ17によって4ビットデータ(0001)に翻訳(デコード)することにより、インク滴を吐出しない第4パルスのみを押電振動子21に印加することができ、無ドットの階調値1を実現することができる。

【0053】同様に、スイッチ回路20に対して、第1パルス、第3パルス及び第4パルスの期間中に「0」を与え、第2パルスに同期させて「1」を印加すれば、つまり、4ビットデータ(0100)を所定のタイミングでスイッチ回路20に与えれば、第2パルスのみが押電振動子21に供給され、これにより、小ドット相当のインク滴を記録紙に着弾させて階調値2を実現することができる。

【0054】同様に、4ビットデータ(1000)をスイッチ回路20に与えれば、第1パルスのみが押電振動子21に印加され、これにより、記録紙に中ドットが1個形成されて階調値3が実現される。

【0055】同様に、4ビットデータ(1010)をスイッチ回路20に与えれば、中ドットを形成する第1パルス及び第3パルスのみが押電振動子21に供給される。これにより、記録紙上に中ドット相当のインク滴が続けて2発着弾し、各インク滴が混じり合って実質的に1つの大ドットが形成される。

【0056】上述のように、各駆動パルス毎に1ビットのデータを割り当てて印字データを構成すれば、各ビットの値によって所望の駆動パルスのみを選択することができる。この各駆動パルスそれぞれに割り当てられる1ビットのデータが「パルス選択信号」に該当する。なお、第4パルスを省略する場合は、無ドットの階調値1を(000)、小ドットのみの階調値2を(010)、中ドットのみの階調値3を(100)、中ドット2発による大ドットの階調値4を(101)のように、3ビットの印字データに翻訳すればよい。

【0057】次に、4ビットの印字データをスイッチ回路20等を与える具体的構成について、図5の波形図を参照しつつ説明する。

【0058】まず、出力バッファ4Cに記憶された各ノズル毎の2ビットの階調値(b1, b0)は、プリントヘッド10内のデコーダ17によって、上述した4ビットの印字データ(D1, D2, D3, D4)に翻訳される。ここで、D1は第1パルスの選択信号、D2は第2パルスの選択信号、D3は第3パルスの選択信号、D4は第4パルスの選択信号である。この4ビットの印字データは、一印刷周期内にプリントヘッド10の各ノズル

12

に対応したスイッチ回路20に与えられる。

【0059】図5に示すように、全ノズルについての2ビットの階調データ(SI)は、一印刷周期内で各シフトレジスタ13, 14に転送され、次のラッチ信号によって各ラッチ回路15, 16にラッチされる。つまり、ある印刷周期で実行されるべき階調データは、直前の印刷周期内でプリントヘッド10に転送される。

【0060】そして、転送された階調データは、各駆動パルスの発生タイミングに応じて4ビットの印字データに翻訳される。各駆動パルスの発生タイミングは、図5中のチャンネル信号(CH)とラッチ信号(LAT)によって検出される。即ち、第1パルスの発生タイミングはラッチ信号によって、第2パルスの発生タイミングはチャンネル信号(CH1)によって、第3パルスの発生タイミングはチャンネル信号(CH2)によって、第4パルスの発生タイミングはチャンネル信号(CH3)によって、それぞれ検出される。

【0061】従って、本実施の形態では、ラッチ信号及びチャンネル信号によって「タイミング検出信号」が構成されている。ラッチ信号と同じタイミングでチャンネル信号(CH0)を発生させてもよいが、この場合はシステムが冗長になる。換言すれば、本実施の形態では、ラッチ信号を第1パルスの発生タイミング検出信号としても利用している。

【0062】各駆動パルスの発生が検出されると、デコーダ17は、当該パルスに対応した印字データをスイッチ回路20に出力する。即ち、例えば、ラッチ信号によって第1パルスの発生が検出されたときにはノズル毎にD1のデータを出力し、第2パルスが検出されたときにはノズル毎にD2のデータを出力する。これにより、ノズルに与えられたD1の値が「1」の場合は、第1パルスに従って押電振動子21が伸縮するため、該ノズルから中ドット相当のインク滴が吐出され、このインク滴が記録紙に着弾して中ドットの記録ドットが形成される。一方、与えられたD1の値が「0」であるノズルは、第1パルスが押電振動子21に印加されないため、インク滴を吐出しない。

【0063】図6は、各駆動パルスの組み合わせにより得られるパターンを示している。上述したように、4ビットの印字データ(0100)を与えれば小ドットが、(1000)を与えれば中ドットが、(1010)を与えれば中ドット2発による大ドットが、(0000)を与えれば微振動のみの無ドットが得られる。

【0064】本実施の形態によれば、プリンタコントローラ1から転送された2ビットの階調データを、プリントヘッド10内のデコーダ17及び制御ロジック18によって4ビットの印字データに翻訳するため、プリンタコントローラ1とプリントヘッド10との間のデータ転送量を少なくすることができる。例えば、プリンタコントローラ1内で印字データに翻訳する場合、ノズル数が

(8)

13

64個ならば、 $64 \times 4$ ビット、つまり一印刷周期内に256ビットのデータをプリントヘッド10に転送しなければならない。これに対し、本発明では、プリンタコントローラ1からは2ビットに圧縮した階調データを出し、プリントヘッド10内で4ビットに伸長(翻訳)する構成のため、データ転送量を半分にすることができる。

【0065】これにより、階調データを転送するための転送クロックの周波数を小さくすることができる。従って、ロジック部を遅い半導体プロセスによって製造することができる。換言すれば、数十ボルトの電圧を扱うことができる半導体プロセスによってロジック部をIC化すると、作動速度が遅くなる。しかし、本発明では、転送クロックの周波数を小さくでき、ロジック部を容易にIC化することができる。また、クロック周波数が小さいため、不要輻射ノイズ対策に有利である。

【0066】また、本実施の形態では、複数の駆動パルスによって基本波形たる単一の駆動波形を形成し、各駆動パルスに対応した印字データをスイッチ回路20に与える構成のため、一印刷周期内で、各ノズルから一つまたは複数のインク滴をそれぞれ吐出させることができる。従って、記録紙上における各記録ドット毎に多階調の表現を行うことができ、印刷速度を低下させることなく高品質の印刷を実現することができる。

【0067】さらに、複数の駆動パルスからなる単一の駆動信号を用いているため、第2の従来技術のように複数のパルスジェネレータ回路を備える必要もなく、プリンタコントローラとプリントヘッドと間の信号線の本数を削減することができる。

#### 【0068】2. 第2の実施の形態

次に、本発明の第2の実施の形態について、図7の機能ブロック図を参照しつつ説明する。なお、以下の各実施の形態では、上述した第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0069】本実施の形態に係るプリントヘッド50も、第1の実施の形態で述べたプリントヘッド10と同様に、各シフトレジスタ13、14、各ラッチ回路15、16、デコーダ17、制御ロジック18、レベルシフタ19、スイッチ回路20及び圧電素子21を備えて構成されている。

【0070】しかし、本実施の形態では、階調データを、最下位ビットのデータ(SI1)と最上位ビットのデータ(SI2)とに分けて、それぞれシフトレジスタ13、14に転送している点で前記実施の形態と相違する。

【0071】本実施の形態では、第1の実施の形態と同様の効果を得ることができるほか、最下位ビットのデータを第1シフトレジスタ13に直接入力し、最上位ビットのデータを第2シフトレジスタ14に直接入力する構

14

成のため、同じクロック周波数でも、第1の実施の形態の場合より高速にデータ転送を行うことができる。

#### 【0072】3. 第3の実施の形態

次に、本発明の第3の実施の形態について図8の機能ブロック図に基づき説明する。

【0073】本実施の形態に係るプリントヘッド60の特徴は、2個のシフトレジスタのうち一方のシフトレジスタをラッチ回路に替えた点にある。即ち、本実施の形態では、単一のシフトレジスタ61と、第1ラッチ回路62、第2ラッチ回路63及び第3ラッチ回路64の3個のラッチ回路によって、「記憶手段」が構成されている。

【0074】図9にも示すように、まず、階調データの最上位ビット(MSB)のデータがシフトレジスタ61に転送される。次に、第1ラッチ信号(LAT1)が第1ラッチ回路62に入力されると、シフトレジスタ61内の最上位ビットのデータは、第1ラッチ回路62によってラッチされる。これにより、シフトレジスタ61には、続いて最下位ビット(LSB)のデータが入力される。

【0075】そして、第2ラッチ信号(LAT2)が第2ラッチ回路63及び第3ラッチ回路64に入力されると、これにより、第2ラッチ回路63はシフトレジスタ61内のデータをラッチし、第3ラッチ回路64は第1ラッチ回路62内のデータをラッチする。従って、第1ラッチ回路62が保持していた階調データの最上位ビットのデータは第3ラッチ回路64に移され、シフトレジスタ61に入力された階調データの最下位ビットのデータは第2ラッチ回路63に移される。そして、最上位ビットのデータと最下位ビットのデータとは、デコーダ17に入力されて4ビットの印字データに変換される。

【0076】本実施の形態によれば、第1の実施の形態と同様の効果を得ることができるほか、シフトレジスタ61を1個のみ使用し、第1の実施の形態における他のシフトレジスタの役割を第1ラッチ回路62に行わせているため、製造コストを低減することができる。即ち、一般的に、シフトレジスタよりもラッチ回路の方が構成が簡単で基板面積も半分程度にできるため、第1の実施の形態と同様の効果をより安価に実現することができる。

#### 【0077】4. デコーダ及び制御ロジックの好ましい具体例

次に、図10～図13は、デコーダ17及び制御ロジック18の好ましい具体例の幾つかを示している。

##### 【0078】4-1 第1の具体例

デコーダ17は、1個のノズルに対して、4個のANDゲート71、72、73、74と該各ANDゲート71～74の出力が入力されるORゲート75とから構成されている。従って、ノズル数が64個の場合は、ANDゲート71～74とORゲート75との論理回路は64



(9)

15

組用意される。また、上述の通り、第1ラッチ回路15には階調データの最下位ビットのデータが、第2ラッチ回路16には階調データの最上位ビットのデータが、それぞれラッチされている。

【0079】各駆動パルスにそれぞれ対応する各ANDゲート71～74には、第1ラッチ回路15、第2ラッチ回路16からの信号がそれぞれ入力されている。

【0080】制御ロジック18は、4個のDフリップフロップ76、77、78、79から構成されている。第1のフリップフロップ76の入力DはアースされてLレベル（「0」）に設定されている。第1フリップフロップ76の出力Qは、第1ANDゲート71に入力されていると共に、第2フリップフロップ77の入力Dとなっている。第2フリップフロップ77の出力Qは、第2ANDゲート72に入力されていると共に、第3フリップフロップ78の入力Dとなっている。第3フリップフロップ78の出力Qは、第3ANDゲート73に入力されていると共に、第4フリップフロップ79の入力Dとなっている。第4フリップフロップ79の出力Qは、第4ANDゲート74に入力されている。

【0081】ラッチ信号（LAT）は、第1フリップフロップ76のセット入力に接続されていると共に、他のフリップフロップ77～79のリセット入力にそれぞれ接続されている。また、各フリップフロップ76～79には、クロックパルスとしてチャンネル信号（CH）がそれぞれ入力されている。

【0082】図5に示した波形図を参照しつつ具体的動作を説明する。まず、ラッチ信号が入力されると、これにより、第1フリップフロップ76はセットされて、出力Qが「1」となる。従って、第1ANDゲート71に「1」が入力されると共に、第2のANDゲート77の入力Dも「1」となる。他のフリップフロップ77～79にはラッチ信号がリセット入力として入っているため、該各フリップフロップ77～79の出力Qはいずれも「0」となる。従って、ANDゲート72～74への入力も「0」となる。つまり、第1パルスの発生タイミング信号を兼ねるラッチ信号が入力されたときは、第1フリップフロップ76のみが「1」を出力するため、各ANDゲート71～74のうち出力が「1」となる可能性のあるのは第1ANDゲート71のみとなる。

【0083】次に、第2パルス検出信号であるチャンネル信号（CH1）が入力される。このとき、第1フリップフロップ76のセット入力は解除されているため、第1フリップフロップ76の出力Qは、入力Dと同じ値の「0」となる。第2フリップフロップ77は、リセット入力が解除されており、チャンネル信号の入力によって自己の入力Dに入っている第1フリップフロップ76の直前の出力Qを保持するため、第2フリップフロップ77の出力Qは「1」となる。また、第3フリップフロップ78、第4フリップフロップ79は、それぞれ前段の

16

フリップフロップの出力Qが「0」であるため、次のチャンネル信号（CH2）が入力されるまで、「0」を保持する。従って、第2パルスの発生タイミングを検出するチャンネル信号（CH1）が入力されたときは、第2フリップフロップ77のみが「1」を出力するため、各ANDゲート71～74のうち出力が「1」となる可能性のあるものは第2ANDゲート72のみとなる。

【0084】以下、同様に、第3パルスの発生タイミング検出信号であるチャンネル信号（CH2）が入力されたときは、第3フリップフロップ78のみが「1」を出力するため、第3ANDゲート73のみが出力「1」となる可能性を有する。第4パルスの発生タイミング検出信号であるチャンネル信号（CH4）が入力されたときには、第4フリップフロップ79のみが「1」を出力するため、第4ANDゲート74のみが出力「1」となる可能性がある。

【0085】従って、各ANDゲート71～74は、それぞれに対する各入力AND条件を満たしたときに「1」を出力し、いずれかのANDゲート71～74の出力が「1」になれば、ORゲート75は「1」を出力する。このORゲート75の出力はレベルシフタ19を介してスイッチ回路20に入力される。

【0086】例えば、階調データが（01）の場合を考える。階調データ（01）は、第2パルスによる小ドット相当のインク滴吐出を要求するものであり、各駆動パルスに対応したデコード値は（0100）である。階調データ（01）の最上位ビットである（0）は第2ラッチ回路16にラッチされており、階調データ（01）の最下位ビットである「1」は第1ラッチ回路15にラッチされている。第2ラッチ回路16からの信号は、第2ANDゲート72に反転入力されているため、「1」となる。第1ラッチ回路15からの信号はそのまま第2ANDゲート72に入力されるため、「1」である。

【0087】従って、第2ANDゲート72への残りの入力、即ち、第2フリップフロップ77の出力Qが「1」となれば、AND条件が成立して第2ANDゲート72の出力が「1」となる。ここで、第2フリップフロップ77の出力Qは、第2パルスの発生タイミング検出信号であるチャンネル信号（CH1）が入力されたときにのみ「1」をとる。従って、第2パルスの発生により、第2ANDゲート72は「1」を出力する。これにより、スイッチ回路20が作動し、圧電振動子21が第2パルスに応じて伸縮し、小ドット相当のインク滴が吐出される。なお、上述したように、第2パルス発生時には、第2フリップフロップ77の出力Qだけが「1」を出力し、第2ANDゲート72のみが「1」を出力する可能性を有するため、他のANDゲート71、73、74の出力は「0」である。

【0088】このように、あるノズルに与えられた階調データが（01）の場合、ORゲートの出力は、第1パ

(10)

17

ルス発生期間中は「0」、第2パルス発生期間中は「1」、第3パルス発生期間中は「0」、第4パルス発生期間中は「0」となる。従って、2ビットの階調データ(01)が4ビットの印字データ(0100)に翻訳されたことになる。同様に、他の階調データについても、図10に示す論理回路で速やかに翻訳される。

#### 【0089】4-2 第2の具体例

図11に示す第2の具体例でも、4個のANDゲート81~84と、該各ANDゲート81~84の出力が入力されるORゲート85とからノズル1個あたりのデコーダ17が構成されている。そして、各ANDゲート81~84には、第1ラッチ回路15、第2ラッチ回路16からの信号が入力されている。

【0090】制御ロジック18は、一つの4進カウンタ86から構成されている。このカウンタ86のリセット端子にはラッチ信号(LAT)が入力され、データ入力端子にはチャンネル信号(CH)が入力されている。そして、カウンタ86の上位桁出力C1と下位桁出力C0とは、各ANDゲート81~84にそれぞれ入力されている。

【0091】カウンタ86は、第1パルスの発生タイミング検出信号を兼ねるラッチ信号が入力されると、クリアされるため、上位桁出力C1及び下位桁出力C0が共に「0」となる。そして、第2パルスの発生タイミング検出信号であるチャンネル信号(CH1)が入力されると、カウンタ86は歩進して、上位桁出力C1が

「0」、下位桁出力C0が「1」となる。さらに、第3パルスの発生タイミング検出信号であるチャンネル信号(CH2)が入力されると、上位桁出力C1が「1」となり、下位桁出力C0が「0」となる。さらに、第4パルスの発生タイミング検出信号であるチャンネル信号(CH3)が入力されると、上位桁出力C1及び下位桁出力C0はいずれも「1」となる。

【0092】従って、前記第1の具体例と同様に、各駆動パルスの発生に合わせて歩進するカウンタ86の出力(C1, C0)によって、各ANDゲート81~84のうちいずれか一つのANDゲートのみを選択することができる。

#### 【0093】4-3 第3の具体例

図12に示す第3の具体例でも、前記各具体例と同様に、4個のANDゲート91~94と、該各ANDゲート91~94の出力が入力されるORゲート95とから、ノズル1個あたりのデコーダ17が構成されている。そして、各ANDゲート91~94には、第1ラッチ回路15、第2ラッチ回路16からの信号が入力されている。

【0094】制御ロジック18は、4進カウンタ96と、該カウンタ96からの出力によって論理出力を変化させる組合せ回路97とから構成されている。カウンタ96は、前記第2の具体例で述べたカウンタ86と同様

18

の動作を行う。即ち、第1パルス発生期間中のカウンタ出力は(00)となり、第2パルス発生期間中のカウンタ出力は(01)となり、第3パルス発生期間中のカウンタ出力は(10)となり、第4パルス発生期間中のカウンタ出力は(11)となる。

【0095】そして、組合せ回路97は、図12中の真理値表に示す通り、カウンタ96の出力(C1, C0)の値に応じて、各出力q1~q4の値を変化させる。従って、組合せ回路97から各ANDゲート91~94に対する入力状態(反転入力か非反転入力か)を適宜設定することにより、階調データを印字データに翻訳して所望の駆動パルスを圧電振動子21に印加することができる。

【0096】例えば、一例を挙げると、カウンタ96の出力が(00)または(10)になると、組合せ回路97の出力q4の値は「1」となる。上述した通り、第1パルスの発生時にカウンタ出力は(00)となり、第3パルス発生時のカウンタ出力は(10)となる。従って、出力q4が入力されている第4ANDゲート94は、各ラッチ回路15、16からの入力値が「1」である場合、即ち、階調データが(11)である場合に、第1パルスの発生期間中及び第3パルスの発生期間中に「1」を出力する。なお、本具体例の組合せ回路97は、C1, C0をアドレス、q1, q2, q3, q4をデータとするROMとしてもよい。

#### 【0097】4-4 第4の具体例

図13に示す第4の具体例は、前記第3の具体例における組合せ回路97を、複数のフリップフロップ100と複数のマルチプレクサ101で置き換えたものである。4個1段で接続されたフリップフロップ100の組は4段に重ねられており、各段の各フリップフロップ100の出力Qは4個のマルチプレクサ101にそれぞれ接続されている。そしてマルチプレクサ101には、カウンタ96の出力(C1, C0)がそれぞれ入力されている。従って、各マルチプレクサ101は、カウンタ96の出力に応じて、自己に入力された4つの出力Qのうちいずれか一つの出力Qを選択して出力する。

【0098】各マルチプレクサ101の出力q1~q4が、前記組合せ回路97の各出力q1~q4に対応するように、各段のフリップフロップ100にはプログラムデータが入力されている。即ち、図12中の真理値表に対応するデータ列が、データ転送クロック信号(CK)に応じて上段左端のフリップフロップ100から流し込まれていく。そして、このデータ列は各段の各フリップフロップ100によって記憶される。各フリップフロップ100が記憶するデータを、該各フリップフロップ100中に示してある。従って、例えば、カウンタ出力によって各マルチプレクサ101の第1入力を選択されると、該各マルチプレクサ101はそれぞれ第1入力の値を出力するため、これにより、第1段目のフリップフロ

(11)

19

ップ100が記憶したデータが出力される。なお、プログラムデータの入力、プリンタの電源投入後、印字前に1度行われる。

【0099】本具体例によれば、プログラムデータの変更によって、階調値と駆動パルスとの組合せを自由に設定できるため、ロジック部をIC化したときに、種々のパルスパターンを有する複数の機種に対応することができる。また、動作中にプログラムデータ書き換える（フリップフロップ100にデータを再入力）ことも可能であるから、駆動パルスのパターンを動作中に変更する仕様の階調プリンタにも適用することができる。

【0100】本具体例は、例えば以下のように表現することができる。「前記翻訳手段は、前記階調データと前記各駆動パルスとの対応関係が変更可能に記憶された対応関係記憶手段（フリップフロップ100、マルチプレクサ101）を有して構成され、前記各駆動パルスの発生タイミングを検出するタイミング検出信号に基づいて、前記階調データを前記印字データに翻訳することを特徴とする請求項1に記載のインクジェット式プリントヘッド」。

【0101】なお、当業者であれば、各実施の形態に記載された本発明の要旨の範囲内で種々の追加、変更等が可能である。例えば、本発明では、第1～第4の4つの駆動パルスを用いて4階調表現を行う場合を例示したが、これに限らない。例えば、3階調あるいは6階調等の他の階調表現を行う場合にも、本発明は適用することができる。この場合は、各具体例の構成も、階調表現数に合わせた変更を行えばよい。

【0102】

【発明の効果】以上説明した通り、本発明に係るインクジェット式プリントヘッド及び該プリントヘッドを用いたインクジェット式プリンタによれば、プリントヘッド内で階調データの翻訳を行うため、プリンタコントローラからプリントヘッドへのデータ転送量を少なくすることができ、確実に一印刷周期内で必要な階調データを転送することができる。特に、複数の駆動パルスからなる単一の駆動信号によって階調表現を行うために転送時間に制限がある場合でも、信頼性高くデータ転送を行うことができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態が適用されるインク

20

ジェット式プリンタの全体構成を示す構成説明図。

【図2】プリントヘッド駆動回路の要部を示す回路図。

【図3】プリントヘッドの機械的構造を示す構成説明図。

【図4】本発明の実施の形態における駆動信号と階調値等との関係を示す説明図。

【図5】駆動信号の各駆動パルスと階調データの転送タイミング等との関係を示すタイムチャート。

【図6】駆動パルスの選択パターンを示すタイムチャート。

【図7】本発明の第2の実施の形態によるプリントヘッドの構成説明図。

【図8】本発明の第3の実施の形態によるプリントヘッドの構成説明図。

【図9】第3の実施の形態における階調データの転送タイミング等を示すタイムチャート。

【図10】本発明の第1の具体例によるデコーダ及び制御ロジックの回路図。

【図11】本発明の第2の具体例によるデコーダ及び制御ロジックの回路図。

【図12】本発明の第3の具体例によるデコーダ及び制御ロジックの回路図。

【図13】本発明の第4の具体例による制御ロジックの回路図。

【符号の説明】

1 プリンタコントローラ

2 プリントエンジン

8 駆動信号発生回路

10 プリントヘッド

13 第1シフトレジスタ

14 第2シフトレジスタ

15 第1ラッチ回路

16 第2ラッチ回路

17 デコーダ

18 制御ロジック

20 スイッチ回路

21 圧電振動子

61 シフトレジスタ

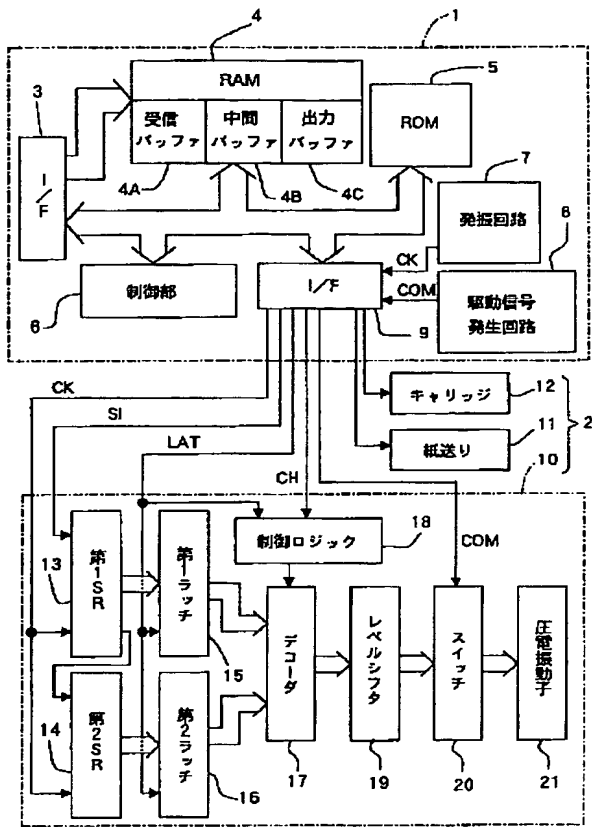
62 第1ラッチ回路

63 第2ラッチ回路

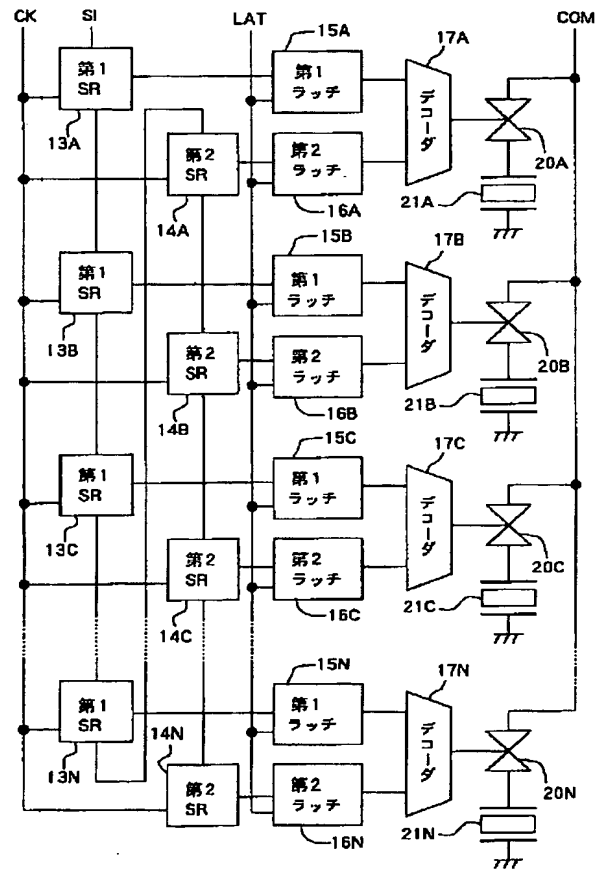
64 第3ラッチ回路

(12)

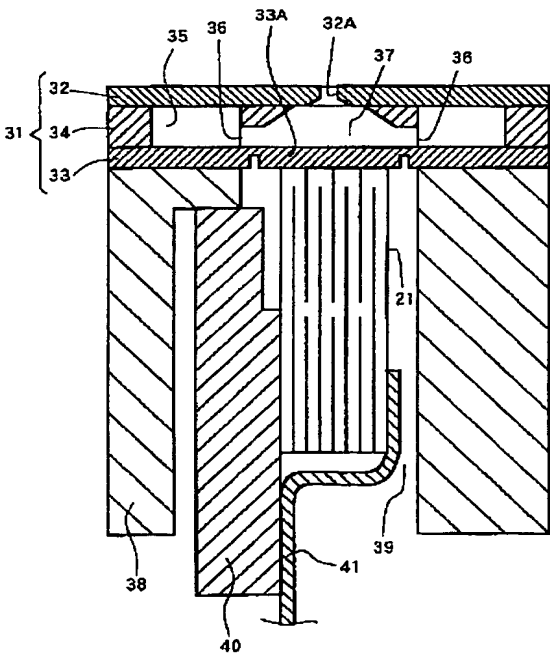
【図1】



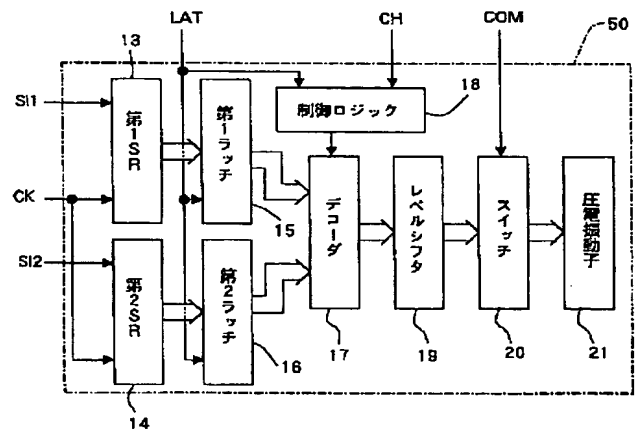
【図2】



【図3】

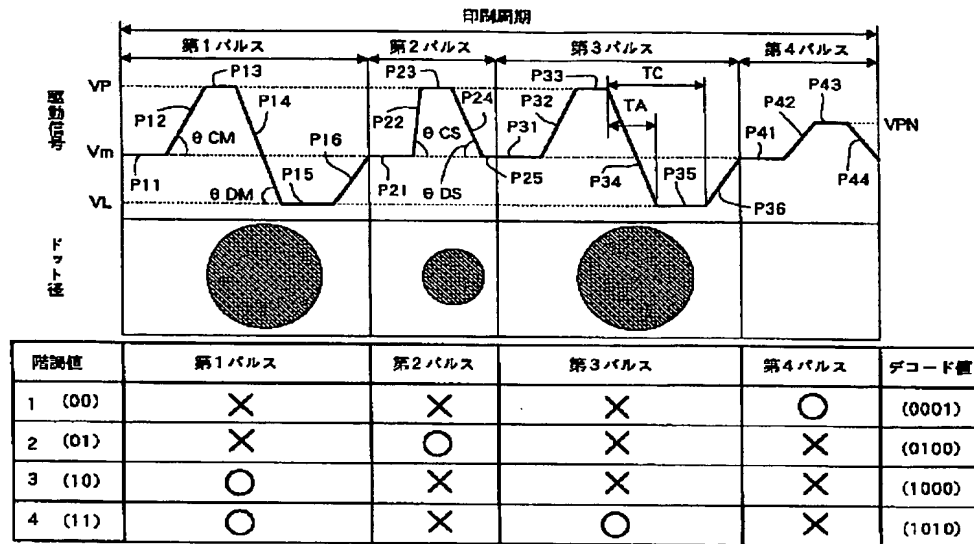


【図7】

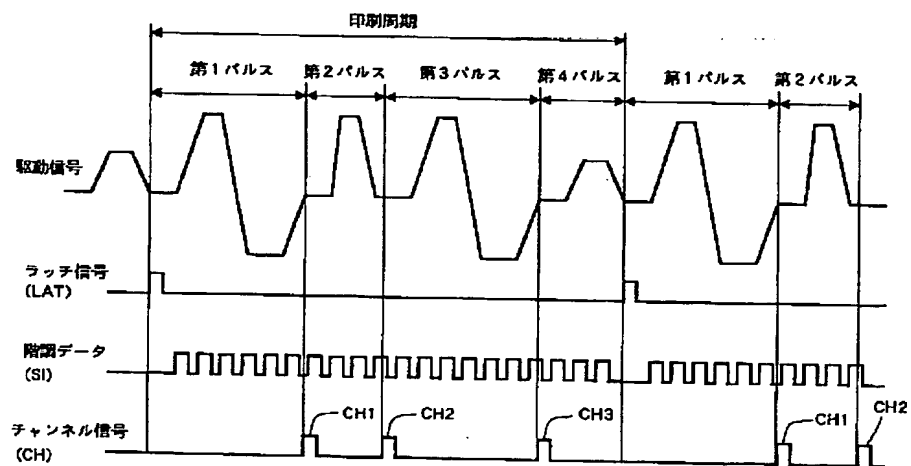


(13)

【図4】

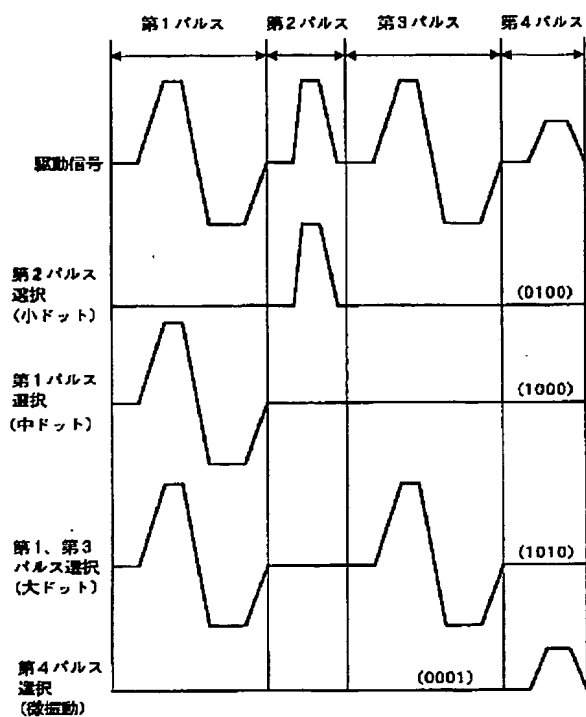


【図5】

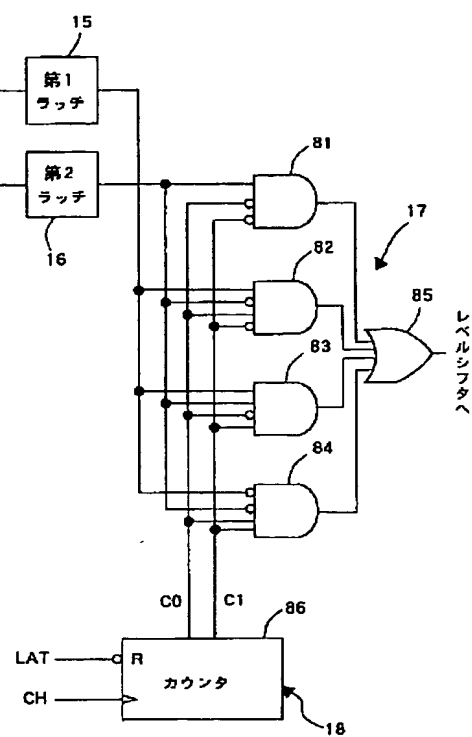


(14)

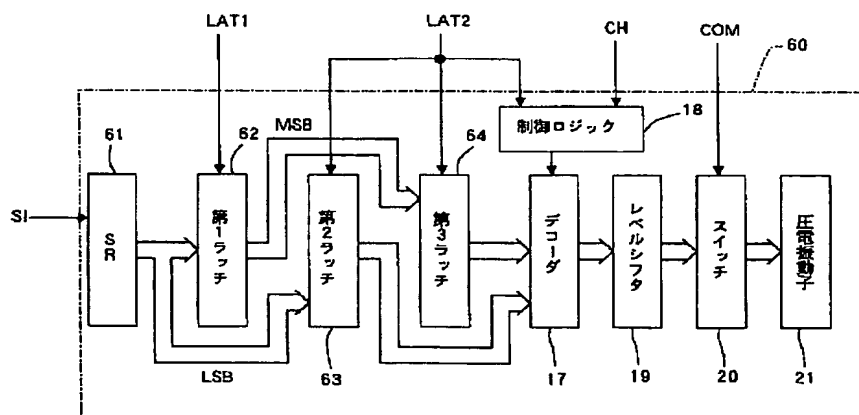
【図6】



【図11】

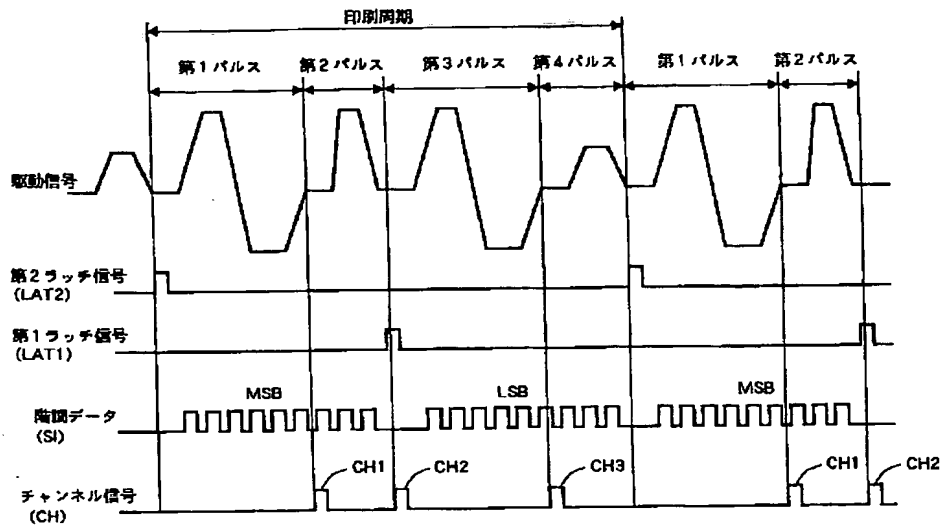


【図8】

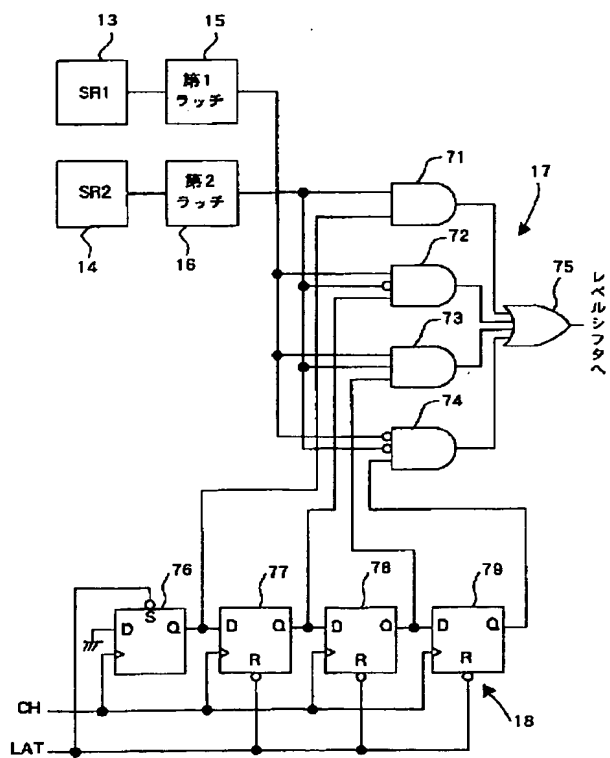


(15)

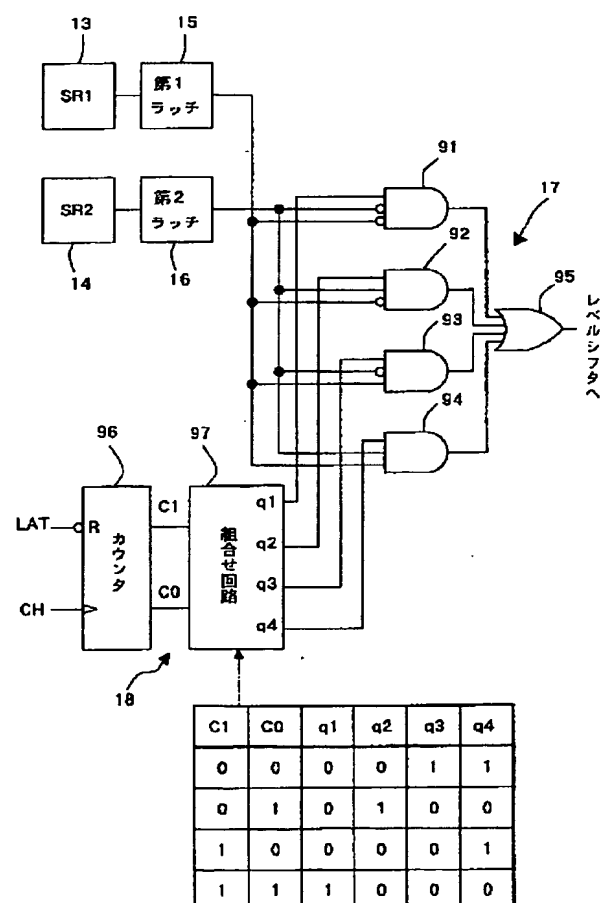
【図9】



【図10】



【図12】



(16)

【図13】

